

МОДЕЛИРОВАНИЕ И АНАЛИЗ НЕЙРОПРОЦЕССОРНЫХ СТРУКТУР ОБРАБОТКИ СИГНАЛОВ

проф., д.т.н. Злобин В.К.¹, проф., д.т.н. Ручкин В.Н.², преп., к.т.н. Романчук В.А.²

Рязанский государственный радиотехнический университет¹
Рязанский государственный университет имени С.А. Есенина²

Введение

В настоящее время для микропроцессоров наступает так называемый "технологический предел", означающий что они достигли максимального уровня повышения быстродействия. Все разработки в данное время направлены на повышение числа процессоров на кристалле. Одним из выходов из данной ситуации является новая элементная база, например использование нейрокомпьютеров. Также необходимо отметить, что в области нейрокомпьютеров в настоящее время ведутся разработки с использованием новых технологий, перспективными можно назвать технологии естественного параллелизма для создания оптических нейрокомпьютеров, нейрокомпьютеров на пластине, молекулярных и нанонейрокомпьютеров [1-2].

Вычислительные системы на базе нейропроцессоров – нейропроцессорные системы (НПС) отличаются высокой эффективностью при их использовании вследствие следующих причин:

- алгоритмы нейроинформатики высокопараллельны за счет использования нейросетевого базиса;
- НПС можно обучить устойчивости к помехам и в дальнейшем к самообучению.

Но для дальнейшего развития в области нейропроцессорных технологий существует ряд проблем, основными из которых являются [3]:

1. Невысокая частота нейрочипов (30-150 МГц) не позволяет получить конкурирующую с обычными микропроцессорами производительность нейропроцессорных устройств.
2. Недостаточное программное обеспечение для нейропроцессоров по сравнению с общераспространенными микропроцессорами.
3. Коммерческая недоступность (секретность) информационных материалов в данной области.
4. Слишком большая цена перехода от существующих процессоров к нейропроцессорам (изменение не только аппаратных, но и программных средств).

Одним из способов решения первой проблемы является организация *интеллектуальных, в том числе и телекоммуникационных структур* [4]. В настоящее время в области нейропроцессорных технологий ведутся исследования в части многопроцессорности, уже разработаны модули, включающие несколько процессоров с различными связями. Однако имеются проблемы, мешающие созданию эффективных мультимикропроцессорных структур на базе нейропроцессоров, одной из которых является проблема описания связей элементов НПС и описание различных структур НПС исходя их описания связей ее элементов.

Целью работы является разработка алгоритмов описания интеллектуальных структур на базе отечественных нейропроцессоров семейства NM640X и разработка программного комплекса моделирования и анализа нейропроцессорных структур обработки сигналов. Работа выполнена в рамках гранта РФФИ №12-07-97516/12.

Постановка задачи

В соответствии с целью работы были определены две задачи: разработка алгоритмов определения связей элементов интеллектуальных телекоммуникационных структур на базе нейропроцессоров и разработка алгоритмов определения вида структуры НПС на основе описания связей ее элементов.

Для дальнейших исследований, в качестве примера было выбрано семейство нейропроцессоров NM640X, по следующим причинам:

- процессоры семейства NM640X обладают функциональными возможностями, наиболее полно отражающими принципы функционирования всего класса нейропроцессоров;
- информация о процессе функционирования размещена в открытом доступе и содержит необходимый для дальнейшего исследования теоретический материал;

Результаты исследования могут быть адаптированы и для других нейропроцессоров, соответствующих общим принципам функционирования.

Теоретические исследования

Алгоритм определения связей элементов телекоммуникационных структур на базе нейропроцессоров.

Результаты определения элементов НПС будем представлять в виде матрицы связи процессорных модулей (ПМ) $M = [M_{ij}]$. Ее размерность $q \times q$, где q - число ПМ. Элементами матрицы M

являются: '0' - нет связи между ПМ; '1' - есть связь между ПМ (в подпрограмме с большим порядковым номером необходимы данные подпрограммы с меньшим порядковым номером); 'X' - запрещенные ячейки (между подпрограммами не может быть связей).

Для того чтобы определить элементы матрицы M введем вспомогательную матрицу $M' = [M'_{ij}]$ размерности $q \times E$, в которой число столбцов E - это количество элементов процессора. Для нейропроцессоров семейства NM640X $E = 44$ (дополнительно заносятся области памяти, занятые переменными). Элементами матрицы M' являются: '0' - элемент не использовался в данной подпрограмме; '1' - элемент был присвоен в данной подпрограмме; '2' - элемент был использован в данной подпрограмме; '3' - элемент был использован, а затем присвоен в данной подпрограмме.

Случай, когда элемент сначала присваивается в подпрограмме, а затем используется - не рассматривается, т.к. важен только случай присваивания элемента в текущей подпрограмме, т.е. случай с обозначением '1'.

Данная матрица определяет состояние каждого элемента процессора в каждой подпрограмме и позволяет вычислить элемент матрицы M_{ij} следующим образом:

$$((M'_{ik} = 1) \wedge (M'_{jk} = 2) \vee (M'_{ik} = 3)) \vee ((M'_{nk} = 1) \vee (M'_{nk} = 3)) \rightarrow M_{ij} = 1; n = \overline{i+1, j};$$

$$((M'_{ik} = 3) \wedge (M'_{jk} = 2) \vee (M'_{ik} = 3)) \wedge ((M'_{nk} = 1) \vee (M'_{nk} = 3)) \rightarrow M_{ij} = 1; n = \overline{i+1, j}.$$

Тогда целью алгоритма является заполнение элементов матрицы связей ПМ для дальнейшего определения вида структуры. На входе имеем кортеж подпрограмм, например $PR = \langle RO_1, RO_2, RO_3, RO_1, \dots \rangle$. На выходе матрица связи ПМ M и вспомогательная матрица связи M' с описанием связей между элементами НПС.

Для того чтобы определить состояние элемента процессора R в подпрограмме P был использован математический аппарат конечных автоматов. Пусть $K = (S, Z, W, \delta, \lambda, S_1)$ - конечный автомат описания (рисунок 1), где S - множество состояний автомата K ; Z - множество входных сигналов автомата K ; W - множество выходных сигналов автомата K ; δ - функция переходов автомата K ; λ - функция выходов автомата K ; S_1 - начальное состояние автомата K .

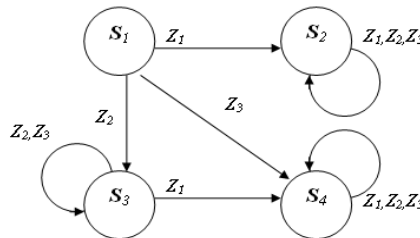


Рисунок 1 – Конечный автомат K определения состояния элемента ПМ R

Множество состояний S автомата K : S_1 - состояние $M'_{RP} = 0$; S_2 - состояние $M'_{RP} = 1$; S_3 - состояние $M'_{RP} = 2$; S_4 - состояние $M'_{RP} = 3$;

Входной алфавит Z автомата K : Z_1 - элементу R было присвоено значение; Z_2 - значение элемента R было использовано; Z_3 - значение элемента R было сначала использовано, потом присвоено. Пусть q - число ПМ, E - число элементов процессора. Целью алгоритма является заполнение матрицы связей ПМ $M_{ij}; i = \overline{1, q}; j = \overline{1, q}$.

Для реализации алгоритмов используется понятие лексемы Lex - последовательности допустимых символов языка нейроассемблера, имеющей смысл для транслятора.

Обработка микрокоманды реализуется с помощью конечного автомата. Пусть: $Z = \{1, 2, 3\}$ - входящий сигнал конечного автомата, $C = \{1, 2, 3\}$ - текущее состояние элемента процессора.

Одним из шагов разрабатываемого алгоритма является шаг заполнения матрицы M . Для его реализации необходимо использовать значения элементов матрицы связей ПМ M' и определить отображение $M_{ij} \rightarrow M'_{nj}; i = \overline{1, q}; j = \overline{1, q}; n = \overline{1, E}$.

Пусть: k - элемент процессора (для семейства процессоров NM640X $k=44$), $M'_{ij} = \{1,2,3\}$ - текущее состояние элемента матрицы M' , $M_{ij} = \{0,1\}$ - текущее состояние элемента матрицы M . Тогда справедлив следующий алгоритм.

Алгоритм определения значения элементов матрицы M исходя из значений элементов матрицы M' .

На входе алгоритма множество элементов матрицы M' . На выходе множество элементов матрицы M . Таким образом, в результате имеем матрицу M размерности $q \times q$, где q - число ПМ в НПС. Она содержит элементы, обозначающие зависимости ПМ по всем элементам процессора семейства NM640X. На основе полученной матрицы связей между ПМ можно определить вид нейропроцессорной структуры.

Алгоритм определения вида структуры НПС на основе описания связей ее элементов

На данном этапе необходимо определить вид многопроцессорной структуры исходя из матрицы связей ПМ. Для этого проверяется соответствие полученной матрицы связей ПМ всем признакам матриц для каждого типа архитектур. Если данная матрица не обладает всеми признаками ни одного из этих типов архитектур, то НПС является структурой произвольного вида. На вход алгоритма поступает матрица связей M , полученная ранее. На выходе имеем флаги вида структуры ($FKonv, FVect, VKV, FVK, FN$) - значения, равные *true*, если НПС имеет структуру конвейерного, векторного, векторно-конвейерного, конвейерно-векторного и произвольного типа соответственно.

Рассмотрим матрицы и алгоритмы для определения каждого вида структур:

1. Конвейерная структура

Отличием матрицы для данной структуры является наличие значений '1' по диагонали над главной диагональю матрицы. В остальных ячейках должны быть значения '0'.

На основе вышеуказанных данных предлагается *алгоритм определения конвейерной структуры*. На вход алгоритма поступает матрица связей M . На выходе имеем флаг $FKonv = \{true, false\}$ конвейерной структуры.

2. Векторная структура

Отличием матрицы для данной структуры является то, что все значения ячеек равны '0'.

На основе приведенных данных предлагается *алгоритм определения векторной структуры*. На вход алгоритма поступает матрица связей M . На выходе имеем флаг $FVect = \{true, false\}$ векторной структуры.

3. Векторно-конвейерная структура

Отличием матрицы структуры является то, что все значения ячеек равны '0', кроме некоторых (не всех) значений '1' над главной диагональю матрицы.

На основе приведенных данных предлагается *алгоритм определения векторно-конвейерной структуры*. На вход алгоритма поступает матрица связей M . На выходе имеем флаг $FVK = \{true, false\}$ векторно-конвейерной структуры.

4. Конвейерно-векторная структура

Отличием матрицы для данной структуры является то, что все значения '1' сгруппированы в прямоугольные контуры, которые упорядочены в матрицы по типу лестницы и нет рядов и строк матрицы без хотя бы одного значения '1'.

На основе приведенных данных предлагается *алгоритм определения конвейерно-векторной структуры*. На вход алгоритма поступает матрица связей M . На выходе имеем флаг $FKV = \{true, false\}$ конвейерно-векторной структуры.

Практические исследования

На основании предложенных алгоритмов были разработаны программные средства описания многопроцессорных вычислительных структур на базе семейства нейропроцессоров NM 640X и реализованы в виде программного комплекса «НейроКС» [4,5].

Алгоритм определения связей элементов вычислительной структуры на базе нейропроцессоров с целью определения вида НПС реализован в подсистеме «Текстовый редактор для языка нейроассемблера» программного комплекса.

После вставки директив в текстовом редакторе становится возможным режим «Генерация матрицы связи подпрограмм» для визуального представления матрицы M (рисунок 3).

Генерация нейропроцессорной системы						
Матрица связи классов						
	K.1	K.2	K.3	K.4	K.5	K.6
K.1	X	1	0	0	0	0
K.2	X	X	1	0	1	0
K.3	X	X	X	1	0	0
K.4	X	X	X	X	0	0
K.5	X	X	X	X	X	1
K.6	X	X	X	X	X	X

Рисунок 3 – Визуальное представление матрицы M

После генерации матрицы M появляется возможность генерации матрицы M' (рисунок 4).

Генерация нейропроцессорной системы														
Матрица связи классов														
	ar0	ar1	ar2	ar3	ar4	ar5	ar6	ar7	gr0	gr1	gr2	gr3	gr4	gr5
K.1	1	0	0	0	0	0	0	0	0	0	0	0	0	0
K.2	2	0	0	0	0	0	0	0	1	1	0	0	0	0
K.3	1	0	0	0	0	0	0	0	2	2	1	0	0	0
K.4	1	0	0	0	0	0	0	0	0	0	2	0	0	0
K.5	1	0	0	0	0	0	0	0	2	2	1	0	0	0

Рисунок 4 – Визуальное представление матрицы M'

Алгоритм определения вида структуры НПС на основе описания связей ее элементов с целью использования оценок эффективности для этого вида структуры реализован также в подсистеме «Текстовый редактор для языка нейроассемблера». После вызова соответствующей процедуры на основании матрицы связей M' происходит открытие экземпляра подсистемы «Конструктор систем» для визуального представления нейронной телекоммуникационной структуры (рисунок 5).

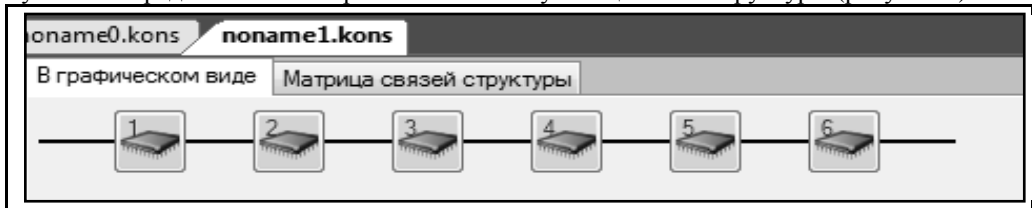


Рисунок 5 – Визуальное представление нейропроцессорной системы

Заключение

Таким образом, для моделирования, проектирования и анализа нейронных структур получены следующие основные результаты:

- алгоритм определения связей элементов вычислительной структуры на базе нейропроцессоров с целью определения вида НПС;
- алгоритм определения вида структуры НПС на основе описания связей ее элементов с целью использования оценок эффективности для этого вида структуры;
- программные средства комплекса «НейроКС» анализа интеллектуальных телекоммуникационных структур на базе отечественных нейропроцессоров семейства NM 640X.

Литература

1. Галушкин А.И., Нейрокомпьютеры. Кн.3. – М: ИПРЖР, 2000. - 528 с.
2. Злобин В.К., Ручкин В.Н. Нейросети и нейрокомпьютеры: Учеб. пособие. /В.К., Злобин. В.Н. Ручкин. - СПб.: БХВ-Петербург, 2011. - 256 с..
3. Головкин Б.А. Вычислительные системы с большим числом процессоров. М.: Радио и связь, 1995. - 320 с.
4. Романчук В.А., Ручкин В.Н. Разработка программных средств анализа нейропроцессорных систем // Вестник РГРТУ. 2010. №2. Вып.32. С.61-67.
5. Романчук В.А., Ручкин В.Н. Разработка программных средств анализа нейропроцессорных систем // Вестник РГРТУ. 2012. №2. Вып.32. С.60-66.